

R42480

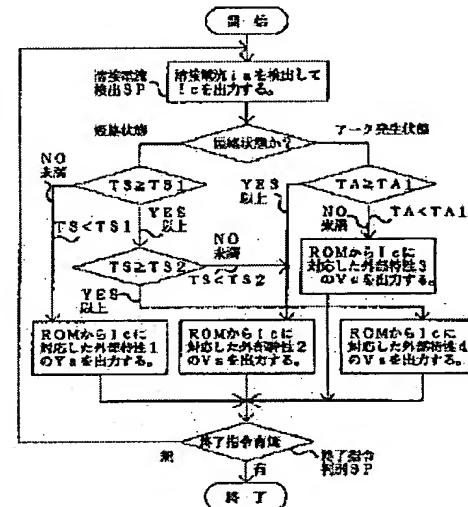
COMSUMABLE ELECTRODE TYPE ARC WELDING CONTROL METHOD AND POWER UNIT

Patent number: JP6170538
Publication date: 1994-06-21
Inventor: HARADA SHOJI; others: 02
Applicant: DAIHEN CORP
Classification:
 - **international:** B23K9/073; H02M9/00
 - **European:**
Application number: JP19920345343 19921130
Priority number(s):

Abstract of JP6170538

PURPOSE: To improve stability for a repeating period of arc regenerating and short circuiting by executing high speed switching control of the external characteristic of a welding power source device during welding.

CONSTITUTION: As a welding current detecting signal is an input, when being in short circuited state a short circuit duration time is shorter than the first set short circuit time, it is the external characteristic 1 to supply a low current. When being in short circuited state a short circuit duration time is longer than the first set short circuit time and shorter than the second set short circuit time, it is the external characteristic 2 to supply the first short circuit current. When being in short circuited state a short circuit duration time is longer than the second set short circuit time, it is the external characteristic 3 to supply the first arc current. When it is in short circuited state and is longer than the arc time, it is the external characteristic 2 to supply the second arc current smaller than the first arc current.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-170538

(43)公開日 平成6年(1994)6月21日

(51)Int.Cl.⁵ 識別記号 広内整理番号 F I 技術表示箇所
B 23 K 9/073 545 9348-4E
H 02 M 9/00 B 8325-5H

審査請求 未請求 請求項の数3(全19頁)

(21)出願番号	特願平4-345343	(71)出願人	000000262 株式会社ダイヘン 大阪府大阪市淀川区田川2丁目1番11号
(22)出願日	平成4年(1992)11月30日	(72)発明者	原田 章二 大阪市淀川区田川2丁目1番11号 株式会 社ダイヘン内
		(72)発明者	中俣 利昭 大阪市淀川区田川2丁目1番11号 株式会 社ダイヘン内
		(72)発明者	上園 敏郎 大阪市淀川区田川2丁目1番11号 株式会 社ダイヘン内
		(74)代理人	弁理士 中井 宏

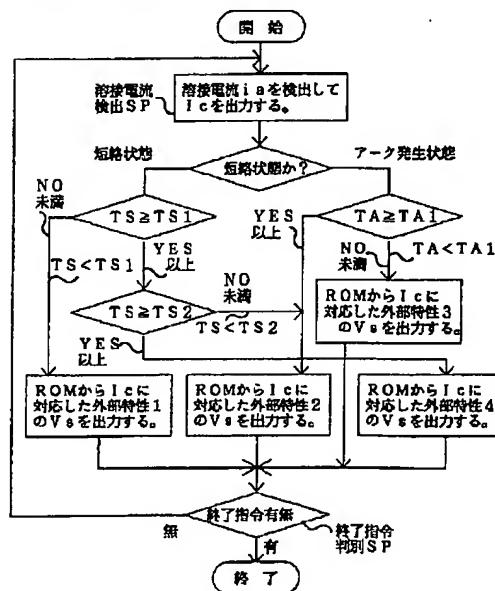
(54)【発明の名称】 消耗電極式アーク溶接制御方法及び電源装置

(57)【要約】

【目的】本発明は、溶接中に溶接電源装置の外部特性を高速度で切り換え制御することによって、アーク再発生と短絡との繰り返し周期の安定性の向上を図るために消耗電極式アーク溶接制御方法及び電源装置である。

【構成】溶接電流検出信号を入力として、短絡状態であつて短絡継続時間が第1の設定短絡時間未満であるときは、低電流を通電する外部特性1とし、短絡状態であつて短絡継続時間が第1の設定短絡時間よりも長く第2の設定短絡時間未満であるときは、第1の短絡電流を通電する外部特性2とし、短絡状態であつて短絡継続時間が第2の設定短絡時間以上のときは、第1の短絡電流よりも大きい第2の短絡電流を通電する外部特性4とし、アーク発生状態であつて設定アーク時間未満であるときは、第1のアーク電流を通電する外部特性3とし、アーク発生状態であつて設定アーク時間以上のときは、第1のアーク電流よりも小さい第2のアーク電流を通電する外部特性2とする溶接制御方法及び電源装置である。

TS…短絡継続時間
TS1…第1の設定短絡時間
TS2…第2の設定短絡時間
TA…アーク離脱時間
TA1…設定アーク時間
ROM…外部特性データ記憶回路
Ic…溶接電流検出信号
Vs…出力電圧設定信号



1

【特許請求の範囲】

【請求項1】 消耗電極式アーク溶接制御方法において、溶接電流値を検出して溶接電流検出信号を出力する溶接電流検出ステップと、溶接負荷電圧値を検出して短絡状態かアーク発生状態かを判別する短絡アーク判別ステップと、

短絡状態であって短絡継続時間が第1の設定短絡時間未満であるときは、低電流値の溶接電流を通電する第1の外部特性を形成する出力電圧設定信号を、前記溶接電流検出信号を入力として外部特性データ記憶回路から出力する第1の外部特性の出力ステップと、

短絡状態であって短絡継続時間が第1の設定短絡時間以上であって前記第1の設定短絡時間よりも長い第2の設定短絡時間未満であるときは、第1の短絡電流値の溶接電流値を通電する第2の外部特性を形成する出力電圧設定信号を、前記溶接電流検出信号を入力として外部特性データ記憶回路から出力する第2の外部特性の出力ステップと、

短絡状態であって短絡継続時間が第2の設定短絡時間以上のときは、前記第1の短絡電流値よりも大きい第2の短絡電流値の溶接電流を通電する第4の外部特性を形成する出力電圧設定信号を、前記溶接電流検出信号を入力として外部特性データ記憶回路から出力する第4の外部特性の出力ステップと、

アーク発生状態であってアーク継続時間が設定アーク時間未満であるときは、第1のアーク電流値の溶接電流を通電する第3の外部特性を形成する出力電圧設定信号を、前記溶接電流検出信号を入力として外部特性データ記憶回路から出力する第3の外部特性の出力ステップと、

アーク発生状態であって前記アーク継続時間が前記設定アーク時間以上のときは、前記第1のアーク電流値よりも小さい第2のアーク電流値の溶接電流を通電する第2の外部特性を形成する出力電圧設定信号を、前記溶接電流検出信号を入力として外部特性データ記憶回路から出力する第2の外部特性の出力ステップとから成る消耗電極式アーク溶接制御方法。

【請求項2】 消耗電極式アーク溶接制御方法において、溶接電流値を検出して溶接電流検出信号を出力する溶接電流検出ステップと、

割り込みタイマ時限を設定して、短絡継続時間カウント値及びアーク継続時間カウント値を0にリセットするステップ1と、

前記ステップ1のリセット後に、タイマ割り込みの有無を判別するステップ2と、

前記ステップ2の前記タイマ割り込みがあった後に、前記溶接電流検出信号を一時記憶回路に記憶するステップ3と、

前記ステップ3の信号の記憶後に、短絡状態かアーク発生状態かの判別を行うステップ4と、

10

2

前記ステップ4で短絡状態のときは、前記アーク継続時間カウント値を0にリセットし、前記短絡継続時間カウント値をカウントアップするステップ5と、

前記ステップ5の前記短絡継続時間カウント値と第1の外部特性の継続時間カウント値を設定する第1の短絡時間カウント設定値とを比較するステップ6と、

前記ステップ6で前記短絡継続時間カウント値が前記第1の短絡時間カウント設定値未満のときは、外部特性データ記憶回路から、低電流値の溶接電流を通電する前記第1の外部特性の溶接電流検出信号に対応した出力電圧設定信号を読み出すステップ7と、

前記ステップ7で読み出した前記出力電圧設定信号を電力制御回路に出力するステップ8と、

前記ステップ6で前記短絡継続時間カウント値が前記第1の短絡時間カウント設定値以上のときは、前記短絡継続時間カウント値と前記第1の外部特性の開始時から第2の外部特性の終了時までの継続時間のカウント値を設定する第2の短絡時間カウント設定値とを比較するステップ9と、

20

前記ステップ9で前記短絡継続時間カウント値が前記第2の短絡時間カウント設定値未満のときは、前記外部特性データ記憶回路から、第1の短絡電流値の溶接電流を通電する第2の外部特性の溶接電流検出信号に対応した出力電圧設定信号を読み出して前記ステップ8に進むステップ10と、

前記ステップ9で前記短絡継続時間カウント値が前記第2の短絡時間カウント設定値以上のときは、前記外部特性データ記憶回路から、前記第1の短絡電流値よりも大きい第2の短絡電流値の溶接電流を通電する第4の外部特性の溶接電流検出信号に対応した出力電圧設定信号を読み出して前記ステップ8に進むステップ11と、

30

前記ステップ4でアーク発生状態のときは、前記短絡継続時間カウント値を0にリセットし、前記アーク継続時間カウント値をカウントアップするステップ12と、

前記ステップ12のアーク継続時間カウント値と第3の外部特性の継続時間カウント値を設定するアーク時間カウント設定値とを比較するステップ13と、

40

前記ステップ13で前記アーク継続時間カウント値が前記アーク時間カウント設定値未満のときは、第1のアーク電流値の溶接電流を通電する第3の外部特性の溶接電流検出信号に対応した出力電圧設定信号を読み出して前記ステップ8に進むステップ14と、

前記ステップ13で前記アーク継続時間カウント値が前記アーク時間カウント設定値以上のときは、前記外部特性データ記憶回路から、前記第1のアーク電流値よりも小さい第2のアーク電流値の溶接電流を通電する前記第2の外部特性の溶接電流検出信号に対応した出力電圧設定信号を読み出して前記ステップ8に進むステップ15と、

50 前記ステップ8の実施後に、終了指令の有無を判別し、

指令無のときは前記ステップ2に戻り、指令有のときは溶接を終了する終了指令判別ステップとから構成される消耗電極式アーク溶接制御方法。

【請求項3】 消耗電極式アーク溶接電源装置において、商用電源の特性を溶接に適した出力電圧に変換する電力制御回路と、

前記電力制御回路の出力側の出力電圧値を検出して出力電圧検出信号を出力する出力電圧検出回路と、

溶接電流値を検出して溶接電流検出信号を出力する溶接電流検出回路と、

溶接負荷電圧値を検出して溶接電圧検出信号を出力する溶接電圧検出回路と、

前記溶接電圧検出信号を入力として、ワイヤと被溶接物間の短絡発生を判別し、短絡判別信号を出力する短絡判別回路と、

前記電力制御回路が出力する溶接電流調整範囲の全溶接電流値を、多数の溶接電流値に相当する信号群に順次に分割して記憶する溶接電流範囲記憶信号に相当する信号群とこれらの溶接電流範囲記憶信号にそれぞれ対応した出力電圧設定信号に相当する信号群とから成る外部特性設定データを複数組記憶する外部特性データ記憶回路と、

前記溶接電流検出信号と前記短絡判別信号とを入力として、前記外部特性データ記憶回路に記憶された複数組の外部特性データの中から、前記短絡判別信号によって定まる一つの外部特性データを選択して、前記溶接電流検出信号が指定した前記溶接電流範囲記憶信号に対応した出力電圧設定信号に相当する信号群を読み出して出力する中央演算処理回路と、

前記出力電圧検出信号と前記出力電圧設定信号とを比較して、電力制御信号を前記電力制御回路に出力する比較回路とから構成される消耗電極式アーク溶接電源装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、CO₂ガス、MAGガス等を使用する消耗電極式アーク溶接方法で溶接するときに、溶接中に溶接電源装置の外部特性を高速度で制御することによって、アーク発生と短絡発生との繰り返し周期の安定性の向上を図るために消耗電極式アーク溶接方法及び電源装置に関するものである。

【0002】

【従来の技術】 溶接電源装置の外部特性を溶接中に、溶接負荷状態に応じて切り換えて短絡の繰り返しを制御して、溶接状態の安定性の向上を図る試みが従来より提案されている。

【0003】 その一例として、図1に、アーク発生と短絡発生とを繰り返して溶滴移行を行わせる溶接方法（以下、短絡移行溶接という）における溶接電源装置の外部特性（以下、外部特性という）、被溶接物と消耗電極ワイヤ（以下、ワイヤという）との溶接負荷特性（以下、

負荷特性という）及び外部特性と負荷特性とによって定まる動作点の過渡的な軌跡を示す。同図において、折れ線の実線は外部特性であって、溶接電流値 i_a [A] と溶接電源出力電圧値 e [V] との関係を示し、直線の点線は負荷特性であって、溶接電流値 i_a [A] と溶接負荷電圧値 v_a [V] との関係を示し、曲線の実線は動作点の軌跡であって、溶接電流値 i_a [A] と溶接負荷電圧値 v_a [V] との関係を示す。また、図2（A）及び（B）はそれぞれ従来技術の短絡移行溶接中の溶接負荷電圧値 v_a [V] 及び溶接電流値 i_a [A] の時間 t の経過に対する波形を示す図であり、同図（C）はそれらに対応するワイヤ先端1aに成長した溶滴1bが被溶接物2上に溶融池2aに移行する状態を説明する移行状態図である。以下図1及び図2（A）乃至（C）を参照して、従来技術の動作説明を行う。

【0005】 （1）図2（A）乃至（C）の期間 $t_0 \sim t_1$ の動作説明。ワイヤ先端1aの溶滴1bと溶融池2aとが短絡状態になったことを時刻 t_0 において検出し、外部特性を図1の外部特性1（符号F、G1、H1及びH2から成る折れ線の特性）に切り換える。このとき短絡状態にあるために、負荷特性は図1の点線で示す抵抗特性イー'となり、溶接電流値 i_a [A] と溶接負荷電圧値 v_a [V] の動作点は、外部特性1と負荷特性イー'との交点Aとなる。この期間では、図2（C）に示すように、時刻 t_0 において溶滴1bが溶融池2aに接触した状態になる。この接触状態をより完全にし、溶滴2bを円滑に移行させるために、図2（B）に示すように、期間 $t_0 \sim t_1$ において溶接電流値 i_a [A] を、後述する期間 $t_1 \sim t_2$ の溶接電流値よりも低い値に保持している。なお、期間 $t_0 \sim t_1$ における第1の設定短絡時間（外部特性1の設定時間）TS1は、数ms程度に予め設定されている。

【0007】 （2）図2（A）乃至（C）の期間 $t_1 \sim t_2$ の動作説明。短絡継続時間TSが図2（A）に示す第1の設定短絡時間TS1を経過した時刻 t_1 において、外部特性を図1の外部特性1から外部特性2（符号F、G2、K1、K2及びH2から成る折れ線の特性）に切り換える。このとき、負荷特性は継続して抵抗特性イー'であるので、溶接電流値 i_a [A] 及び溶接負荷電圧値 v_a [V] の動作点は、外部特性2と負荷特性イー'との交点Bとなる。

【0008】 この期間中に、動作点を交点Bに移行させることによって溶接電流値 i_a [A] を増加させてピンチ力を大にする。このピンチ力を大にすることによって、図2（C）に示すように、ワイヤ先端1aと溶滴1bとが分離できるようになる状態（以下、くびれといふ）1cを促進させて溶滴1bを溶融池2aに移行させる。

【0009】 （3）図2（A）乃至（C）の期間 $t_2 \sim t_3$ の動作説明。図2の期間 $t_2 \sim t_3$ においては、外

部特性は図1の外部特性2を継続する。前述したように、期間 $t_1 \sim t_2$ に大きな溶接電流値 i_a [A]を通電することによって、ワイヤ先端1aと溶滴1bとにくびれ1cが生じると、ワイヤ先端1aと溶融池2a間の抵抗値が増大し、抵抗特性イーイ'から抵抗特性ローロ'に向かって急速に変化する。このために、動作点が交点Bから交点Cに向かって自動的に変化し、図1及び図2(B)の交点Cに示すように、溶接電流値 i_a [A]は減少した値になる。この状態になるとアーケが再発生するが、このアーケ再発生時の時刻 t_3 の溶接電流値 i_a [A]を低い値にしているので、アーケ再発生時のスパッタの発生を抑制することができる。

【0011】(4) 図2(A)乃至(C)の期間 $t_3 \sim t_4$ の動作説明。ワイヤ1と被溶接物2との間にアーケ3が再発生したことを検出して時刻 t_3 において、外部特性を図1の外部特性3(符号F、G2、J1、J2及びH3から成る折れ線の特性)に切り換える。このときの負荷特性はアーケ特性ハーハ'となり、動作点は外部特性3とアーケ特性ハーハ'との交点Dとなる。この期間中に、大きな溶接電流値 i_a [A]を通電することによって、図2(C)に示すように、ワイヤ先端1aの溶融を促進させて溶滴1bを成長させる。なお、時間 $t_3 \sim t_4$ における設定アーケ時間(外部特性3の設定時間)TA1は、数十ms程度に予め設定されている。

【0013】(5) 図2(A)乃至(C)の期間 $t_4 \sim t_5$ の動作説明。アーケ継続時間TAが設定アーケ時間TA1を経過した時刻 t_4 において、外部特性を再び図1の外部特性2に切り換える。このとき、図1の負荷特性は継続してアーケ特性ハーハ'であるので、動作点は外部特性2とアーケ特性ハーハ'との交点Eとなる。この期間では、時刻 t_4 において図2(B)の溶接電流値 i_a [A]を低くすることによってアーケ力を小さくし、溶滴1bに働いている押し上げ力を小さくする。このことで溶滴1bは、図2(C)に示すように重力によって垂れ下がり、溶融池2aとの接触へと導かれる。

【0014】以上のように、ワイヤ先端1aの溶滴1bの移行状態に応じて外部特性を最適化しており、上記(1)～(5)の動作を繰り返すことによって、溶滴移行が規則正しく行なわれ、溶接状態の安定性が向上する。また、アーケ再発生直前の溶接電流値 i_a [A]が、図1に示すように、外部特性と負荷特性とから定まる低い値に自動的になっているために、アーケ再発生時のスパッタの発生も少なくなっている。なお、上記のようにアーケ再発生時の直前に短絡電流値を低くしないでそのままにしておくと、アーケ再発生時の大きな電流によるアーケ力によって、溶滴1b及び溶融池2aの一部が飛散するために、スパッタが多量に発生する。

【0020】

【発明が解決しようとする課題】従来技術においては、ある程度、短絡とアーケとの規則正しい移行を行わせる

ことができるが、溶融池2aの不規則な振動のために、短絡が不規則な周期で発生することがある。このような不規則な周期で短絡が発生すると、まだワイヤ先端1aに十分な大きさの溶滴1bが成長していないために、ワイヤ1の溶融していない部分が溶融池2aと短絡してしまう。このような溶融していないワイヤ先端1aが短絡したときは、通常のワイヤの溶滴が短絡したときと同じ短絡電流値を通電しても、短絡状態を終了させてアーケを再発生させることができないために、短絡が数十ms以上の長期短絡状態になる。

【0021】図3(A)及び(B)は、それぞれこのような長期短絡状態が発生したときの溶接負荷電圧値 v_a [V]及び溶接電流値 i_a [A]の時間 t の経過に対する波形を示す図であり、同図(C)はそれに対応するワイヤ先端1aの溶滴1bが移行する状態を説明する移行状態図である。

【0022】このような長期短絡状態が発生すると、同図(C)の時刻 t_2 に示すように、ワイヤ先端1aがジュール熱で加熱され、ふき飛ばされて短絡からアーケに移行する。その瞬間のアーケ長が非常に長くなるので、アーケを維持することができないでアーケ切れが発生する。このようなアーケ切れとアーケの再発生とが繰り返されるために、アーケの再発生状態が不安定になるという問題点があった。

【0023】また、高速溶接時においては、アーケを安定させるために、通常の溶接時よりもアーケ長を短く設定する。その理由は、通常の溶接速度のアーケ長のまま高速溶接を行うと、アーケがワイヤ先端1aの後方の溶融池2aにまで伸びてしまうために、短絡回数が減少して溶滴1bが大粒となって不規則な周期の短絡が発生するためである。しかし、上記の理由によって高速溶接時にアーケ長を短く設定すると、逆に溶滴1bと溶融池2aとが外部要因の変動によって不規則な周期の短絡が発生し、溶接状態が不安定になるという問題点があった。

【0030】

【課題を解決するための手段】請求項1の発明は、図1のクレーム対応図に示すように、消耗電極式アーケ溶接制御方法において、溶接電流値 i_a を検出して溶接電流検出信号 I_c を出力する溶接電流検出ステップ(例えば、図9の溶接電流検出SP)と、

【0031】溶接負荷電圧値 V_c を検出して短絡状態かアーケ発生状態かを判別する短絡アーケ判別ステップ(例えば、図9のSP4)と、

【0032】短絡状態であって短絡継続時間TSが第1の設定短絡時間(外部特性1の設定時間)TS1未満であるときは、低電流値の溶接電流を通電するために、第1の外部特性を形成する出力電圧設定信号 V_s を、溶接電流検出信号 I_c を入力として外部特性データ記憶回路ROMから出力する第1の外部特性の出力ステップ(例

えは、図9及び図10のSP5乃至SP7)と、

【0033】短絡状態であって短絡継続時間TSが第1の設定短絡時間(TS1)以上であって第1の設定短絡時間よりも長い第2の設定短絡時間(外部特性1の開始時から外部特性2の終了時までの設定時間)TS2未満であるときは、第1の短絡電流値ia2の溶接電流を通電するために、第2の外部特性を形成する出力電圧設定信号Vsを、溶接電流検出信号Icを入力として外部特性データ記憶回路ROMから出力する第2の外部特性の出力ステップ(例えば、図9及び図10のSP5、SP6、SP9及びSP10)と、

【0034】短絡状態であって短絡継続時間TSが第2の設定短絡時間(TS2)以上のときは、第1の短絡電流値ia2よりも大きい第2の短絡電流値ia4の溶接電流を通電するために、第4の外部特性を形成する出力電圧設定信号Vsを、溶接電流検出信号Icを入力として外部特性データ記憶回路ROMから出力する第4の外部特性の出力ステップ(例えば、図9及び図10のSP5、SP6、SP9及びSP11)と、

【0035】アーク発生状態であってアーク継続時間TAが設定アーク時間(外部特性3の設定時間)TA1未満であるときは、第1のアーク電流値の溶接電流を通電するために、第3の外部特性を形成する出力電圧設定信号Vsを、溶接電流検出信号Icを入力として外部特性データ記憶回路ROMから出力する第3の外部特性の出力ステップ(例えば、図9及び図10のSP12乃至SP14)と、

【0036】アーク発生状態であってアーク継続時間TAが設定アーク時間TA1以上のときは、第1のアーク電流値よりも小さい第2のアーク電流値の溶接電流を通電するために、第2の外部特性を形成する出力電圧設定信号Vsを、溶接電流検出信号Icを入力として外部特性データ記憶回路ROMから出力する第2の外部特性の出力ステップ(例えば、図9及び図10のSP12、SP13及びSP15)とから成る消耗電極式アーク溶接制御方法である。

【0040】請求項2の発明は、図9及び図10に示すフローチャートに記載した消耗電極式アーク溶接制御方法において、溶接電流値iaを検出して溶接電流検出信号Icを出力する溶接電流検出ステップと、

【0041】割り込みタイマ時限Tcを設定して、短絡継続時間カウント値Ns及びアーク継続時間カウント値Naを0にリセットするステップ1(SP1)と、

【0042】ステップ1のリセット後に、タイマ割り込みの有無を判別し、割り込み有のときはステップ3(SP3)に進み、割り込み無のときは、次のタイマ割り込みが有るまで継続するステップ2(SP2)と、

【0043】ステップ2のタイマ割り込みがあった後に、図6の溶接電流検出回路CDによって検出した溶接電流検出信号Icをデジタル溶接電流検出信号Ibに

変換して一時記憶回路RAMに記憶するステップ3(SP3)と、

【0044】ステップ3の信号の記憶後に、図6の溶接電圧検出信号Vcを入力とする短絡判別回路VTから短絡判別信号Vtを中央演算処理回路CPUに読み込み、短絡状態かアーク発生状態かの判別を行い、短絡状態のときはステップ5(SP5)に進み、アーク発生状態のときはステップ12(SP12)に進むステップ4(SP4)と、

【0045】ステップ4で短絡状態のときは、アーク継続時間カウント値Naを0にリセットし、短絡継続時間カウント値NsをカウントアップしてNs+1にするステップ5(SP5)と、

【0046】ステップ5の短絡継続時間カウント値Nsと第1の短絡時間カウント設定値(外部特性1の継続時間カウント設定値)Ns1とを比較し、Ns < Ns1のときはステップ7(SP7)に進み、Ns ≥ Ns1のときは、ステップ9(SP9)に進むステップ6(SP6)と、

【0047】ステップ6でNs < Ns1のときは、外部特性データ記憶回路ROMから、低電流値の溶接電流を通電する外部特性1のデジタル溶接電流検出信号Ibに対応したデジタル出力電圧設定信号Vdを読み出すステップ7(SP7)と、

【0048】ステップ7で読み出したデジタル出力電圧設定信号Vdを、D/A変換回路DAによってアナログ出力電圧設定信号Vsに変換し、比較回路CMを通じて電力制御回路10に出力し、後述する終了指令判別ステップに進むステップ8(SP8)と、

【0049】ステップ6でNs ≥ Ns1のときは、短絡継続時間カウント値Nsと第2の短絡時間カウント設定値(外部特性1の開始時から外部特性2の終了時までの継続時間のカウント設定値)Ns2とを比較し、Ns < Ns2のときはステップ10(SP10)に進み、Ns ≥ Ns2のときはステップ11(SP11)に進むステップ9(SP9)と、

【0050】ステップ9でNs < Ns2のときは、外部特性データ記憶回路ROMから、第1の短絡電流値ia2の溶接電流を通電する外部特性2のデジタル溶接電流検出信号Ibに対応したデジタル出力電圧設定信号Vdを読み出し、前述したステップ8に進むステップ10(SP10)と、

【0051】ステップ9でNs ≥ Ns2のときは、外部特性データ記憶回路ROMから、第1の短絡電流値ia2よりも大きい第2の短絡電流値ia4の溶接電流を通電する外部特性4のデジタル溶接電流検出信号Ibに対応したデジタル出力電圧設定信号Vdを読み出し、前述したステップ8に進むステップ11(SP11)と、

【0052】ステップ4でアーク発生状態のときは、短

絡継続時間カウント値 N_s を0にリセットし、アーク継続時間カウント値 N_a をカウントアップして $N_a + 1$ にするステップ12(S P 1 2)と、

【0053】ステップ12のアーク継続時間カウント値 N_a とアーク時間カウント設定値(外部特性3の継続時間カウント設定値) N_{a1} とを比較し、 $N_a < N_{a1}$ のときはステップ14に進み、 $N_a \geq N_{a1}$ のときは前述したステップ10と同じ外部特性2の溶接電流を出力するステップ15(S P 1 5)に進むステップ13(S P 1 3)と、

【0054】ステップ13で $N_a < N_{a1}$ のときは、外部特性データ記憶回路ROMから、第1のアーク電流値 i_{a3} の溶接電流を通電する外部特性3のデジタル溶接電流検出信号 I_b に対応したデジタル出力電圧設定信号 V_d を読み出してステップ8に進むステップ14(S P 1 4)と、

【0055】ステップ13で $N_a \geq N_{a1}$ のときは、外部特性データ記憶回路ROMから、第1のアーク電流値 i_{a3} よりも小さい第2のアーク電流値の i_{a5} 溶接電流を通電する外部特性2のデジタル溶接電流検出信号 I_b に対応したデジタル出力電圧設定信号 V_d を読み出してステップ8に進むステップ15(S P 1 5)と、

【0056】ステップ8の実施後に、溶接終了指令の有無を判別し、指令無のときはステップ2(S P 2)に戻り、指令有のときは溶接を終了する終了指令判別ステップとから構成される消耗電極式アーク溶接制御方法である。

【0060】請求項3の発明は、図6のブロック図に示すように、消耗電極式アーク溶接電源装置において、商用電源PSの特性を本発明に適応する溶接方法に適した出力電圧に変換する電力制御回路10と、電力制御回路10の出力側の出力電圧を検出して出力電圧検出信号 V_b を出力する出力電圧検出回路VBと、溶接電流値 i_a を検出して溶接電流検出信号 I_c を出力する溶接電流検出回路CDと、溶接負荷電圧値 v_a を検出して、溶接電圧検出信号 V_c を出力する溶接電圧検出回路VCと、溶接電圧検出信号 V_c を入力として、ワイヤと被溶接物間の短絡発生を判別し、短絡判別信号 V_t を出力する短絡判別回路VTと、

【0066】電力制御回路10が出力する溶接電流調整範囲の全溶接電流値 i_a を、多数の溶接電流値に相当する信号群に順次に分割して記憶する溶接電流範囲記憶信号 I_d に相当する信号及びこの信号 I_d に相当する信号に対応した出力電圧設定信号 V_s に相当する信号(例えばデジタル出力電圧設定信号 V_d)から成る外部特性設定データを複数組記憶する外部特性データ記憶回路ROMと、

【0068】溶接電流検出信号 I_c に相当する信号(例えばデジタル溶接電流検出信号 I_b)と短絡判別信号 V_t とを入力として、前述した外部特性データ記憶回路

ROMに記憶された複数組の外部特性データの中から、短絡判別信号 V_t によって定まる一つの外部特性データを選択して、溶接電流検出信号 I_c が指定した溶接電流範囲記憶信号 I_d に対応した出力電圧設定信号 V_s に相当する信号群を読み出して出力する中央演算処理回路CPUと、

【0069】出力電圧検出信号 V_b と出力電圧設定信号 V_s とを比較して、電力制御信号 C_m を電力制御回路10に出力する比較回路CMとから構成される消耗電極式アーク溶接電源装置である。

【0100】

【作用】本発明の溶接電源装置の外部特性を図4に示す。図4の外部特性は図1に示す従来技術の外部特性1乃至3の他に外部特性4(符号F、G2、K1、K3及びH4から成る折れ線の特性)を追加した特性である。さらに図5(A)及び(B)は、それぞれ本発明における溶接負荷電圧値 v_a [V]及び溶接電流値 i_a [A]の時間 t の経過に対する波形を示す図であり、同図(C)は、それに対応するワイヤ先端1aの溶滴1bが移行する状態を説明する移行状態図であって、以下この(A)乃至(C)図を参照して作用を説明する。

【0102】図5の期間 $t_2 \sim t_3$ の動作説明。同図の時刻 t_2 において、短絡継続時間TSが第2の設定短絡時間(外部特性1の開始から外部特性2終了時までの設定時間)TS2を経過した時点で、外部特性を図4の外部特性2から外部特性4に切り換える。このときの負荷特性は抵抗特性イーイ'であるので、動作点は外部特性4と抵抗特性イーイ'との交点Cとなる。

【0103】この期間では、短絡継続時間TSが第2の設定短絡時間TS2以上になったために、長期短絡になる可能性が高い。そこで、図5(B)に示すように、短絡電流値を外部特性2の短絡電流値 i_{a2} から外部特性4の短絡電流値 i_{a4} に増大させることによって、ピッチ力を大きくしていくべきを促進させて溶滴1bを溶融池2aに移行させる。しかも、外部特性4にすることによって、図5(C)に示すように、ワイヤ先端1aの溶滴1bにくびれ1cが生じると、この部分の抵抗値が増大して自動的に電流値が減少するので、アーク再発生直前に第3の短絡電流値(外部特性4で溶滴にくびれが発生したときの短絡電流値) i_{a41} を低く押さえることができるため、図2(C)で説明したようにスパッタの発生を少なくすることができる。

【0104】このように、短絡継続時間TSが第2の設定短絡時間TS2以上の短絡に対しては、短絡電流値を増加させることによって長期短絡による短絡周期の不安定を防止し、一方、外部特性4上において自動的に短絡電流値が減少するので、長期短絡時に短絡電流値を増加させておいても、アーク再発生時のスパッタの発生を減少させることができる。

【0106】期間 $t_2 \sim t_3$ 以外の期間の作用は、図2

11

の説明の(1)乃至(5)項と同一であるので説明を省略する。

【0110】

【実施例】

(図6の説明)。図6は、本発明の溶接電源装置の実施例のブロック図であり、以下同図を参照して説明する。WLは、前述したワイヤ1と被溶接物2とアーカー3または短絡から成る溶接負荷である。商用電源PSを本発明を適応する溶接法に適した出力電圧に変換する電力制御回路10、例えばインバータ制御の溶接電源装置の場合には、図示していない一次整流回路、インバータ回路、インバータ用変圧器、二次整流回路等の電力変換回路及びその駆動回路を含んでいる。直流リアクトルDCLは、電力制御回路10の出力を平滑し、溶接負荷WLに連続したエネルギーを供給する。出力電圧検出回路VBは、電力制御回路10の出力電圧すなわち直流リアクトルDCLによって平滑される以前の出力電圧を検出して出力電圧検出信号Vbを出力する。

【0112】溶接電流検出回路CDは、溶接電流値iaを検出して溶接電流検出信号IcをA/D変換回路ADに出力する。A/D変換回路ADは、溶接電流検出信号Icを入力としてデジタル信号に変換してデジタル溶接電流検出信号Ibを出力する。このデジタル溶接電流検出信号Ibは入出力回路I/Oを通して中央演算処理回路CPUに読み込まれる。

【0114】割り込みタイマTMは、割り込みタイマ時間Tcごとに割り込み信号を出力する。一時記憶回路RAMは、中央演算処理回路CPUの処理に必要なデータを一時的に記憶する。

【0116】外部特性データ記憶回路ROMは、外部特性1乃至4の4つの外部特性の各々の外部特性ごとに、各デジタル溶接電流範囲記憶信号Idに相当する信号群とこれらのデジタル溶接電流範囲記憶信号Idにそれぞれ対応する各デジタル出力電圧設定信号Vdとを記憶している。

【0117】中央演算処理回路CPUは、後述するように、このデジタル溶接電流検出信号Ibが指定したデジタル溶接電流範囲記憶信号Idに対応したデジタル出力電圧設定信号Vdを外部特性データ記憶回路ROMから読み出し、入出力回路I/Oを通してD/A変換回路DAに出力する。D/A変換回路DAは、デジタル出力電圧設定信号Vdをアナログ出力電圧設定信号Vsに変換する。

【0118】溶接電圧検出回路VCは、溶接負荷電圧vaすなわち直流リアクトルDCLによって平滑された後の出力電圧を検出して、溶接電圧検出信号Vcを短絡判別回路VTに出力する。短絡判別回路VTは、ワイヤと被溶接物間の短絡発生を判別し、入出力回路I/Oを通して短絡判別信号Vtを出力する。外部特性データ記憶回路ROMは、電力制御回路10が出力する溶接電流調

10

20

30

40

50

12

整範囲の全溶接電流値例えば0~500[A]を、0~255の溶接電流値に相当する信号群に順次に分割したデジタル溶接電流範囲記憶信号Id及びこの信号Idに対応したデジタル出力電圧設定信号Vdを記憶する。

【0120】中央演算処理回路CPUは、この短絡判別信号Vtを読み込み、外部特性データ記憶回路ROMに記憶されている複数組の外部特性データから一つの外部特性データを選択して、その外部特性データの中で、時々刻々と変化して入力されるデジタル溶接電流検出信号Ibが指定したデジタル溶接電流範囲記憶信号Idに対応したデジタル出力電圧設定信号Vdを速やかに次々と入出力回路I/Oに出力する。

【0130】(図7の説明)。次に、一つの外部特性を設定出力する制御方法を説明する。外部特性のデジタル溶接電流範囲記憶信号Idとこれらの各々の信号Idに対応したデジタル出力電圧設定信号Vdとが一対になって、図7の外部特性データ記憶回路ROM内のデータ記憶説明図に示すように、外部特性データ記憶回路ROM上に記憶されている。

【0132】以下の説明は、A/D変換回路ADの分解能が8ビットであって、検出したアナログ溶接電流検出信号Icを、電力制御回路10が outputする溶接電流調整範囲、例えば0~500[A]に対応させた0~255のデジタル溶接電流検出信号Ibに変換される場合であって、さらにD/A変換回路DAの分解能が8ビットであって、0~255のデジタル出力電圧設定信号Vdに対応させてアナログ出力電圧設定信号Vsの設定範囲0~5[V]に変換される場合について説明する。

【0134】検出入力されたデジタル溶接電流検出信号Ibが指定するデジタル溶接電流範囲記憶信号Idに相当する信号群とこれらにデジタル溶接電流範囲記憶信号Idにそれぞれ対応して外部特性を定めるデジタル出力電圧設定信号Vdに相当する信号群とをそれぞれ一対とする外部特性データは、各外部特性ごとに、デジタル溶接電流範囲記憶信号Id=0から255の順番で、外部特性データ記憶回路ROM内に記憶されている。図7において、外部特性1におけるデジタル溶接電流範囲記憶信号Id1/0、Id1/1、…、Id1/255に対応させてデジタル出力電圧設定信号Vd1/0、Vd1/1、…、Vd1/255が記憶されている。さらに外部特性2乃至4の外部特性データも、図7のデータ記憶説明図に示すように記憶されている。

【0140】(図8の説明)。図8は、図4に示した本発明の制御方法の外部特性1の場合のデータ記憶方法を示すデータ記憶説明図である。例えば、設定した溶接電流値iaが60[A]の場合、図6のA/D変換回路ADによってデジタル溶接電流検出信号Ibを30に変換し、外部特性データ記憶回路ROM内のデータからデジタル溶接電流検出信号Ib=30が指定した溶接電

流範囲記憶信号 I_d に対応したデジタル出力電圧設定信号 $V_d = 102$ が読み出される。そして、デジタル出力電圧設定信号 $V_d = 102$ は、D/A 変換回路によってアナログ出力電圧設定信号 $V_s = 2 [V]$ に変換される。これにより、溶接電流値 $i_a = 60 [A]$ に対応したアナログ出力電圧設定信号 $V_s = 2 [V]$ が送出される。

【0150】(図9及び図10の説明)。図9及び図10は、外部特性1乃至4を切り換える制御方法を示す第1及びそれに続く第2のフローチャートである。同図において、割り込みタイマ時限 T_c (例えばこの場合 $100 \mu s$ とする) ごとに、ステップ2(S P 2) のタイマ割り込みが行われ、ステップ2(S P 2) 乃至ステップ15(S P 15)の一巡の制御を行う。以下、各ステップごとの動作を、図5(A)及び(B)の外部特性の波形図及び図6の本発明の装置のブロック図を参照して説明する。

【0151】溶接電流検出ステップは、図6の溶接電流検出回路CDによって溶接電流値 i_a を検出して、溶接電流検出信号 I_c を送出するステップである。

【0153】ステップ1(S P 1)は、タイマ割り込みを発生させる割り込みタイマ回路TMに、割り込みタイマ時限 T_c (この場合 $100 \mu s$) を設定する。また、短絡継続時間カウント値 N_s 及びアーク継続時間カウント値 N_a を0にリセットして、ステップ2に進むステップである。

【0155】ステップ2(S P 2)は、タイマ割り込みの有無を判別し、割り込み有のときはステップ3に進み、割り込み無のときは、次のタイマ割り込みが有るまで繰り返すステップである。

【0157】ステップ3(S P 3)は、タイマ割り込みがあったときに、検出した溶接電流検出信号 I_c をデジタル溶接電流検出信号 I_b に変換して一時記憶回路RAMに記憶してステップ4に進むステップである。

【0159】ステップ4(S P 4)は、溶接電圧検出信号 V_c を入力とする短絡判別回路VTから短絡判別信号 V_t を中央演算処理回路CPUに読み込み、短絡状態かアーク発生状態かの判別を行い、短絡状態のときはステップ5に進み、アーク発生状態のときはステップ12に進むステップである。

【0161】[ステップ4(S P 4)で短絡状態のとき]。ステップ5(S P 5)は、アーク継続時間カウント値 N_a を0にリセットし、短絡継続時間カウント値 N_s をカウントアップして $N_s + 1$ にしてステップ6に進むステップである。上記のカウント値は、割り込みタイマ時限 T_c によって定まる。

【0163】ステップ6(S P 6)は、短絡継続時間カウント値 N_s と第1の短絡時間カウント設定値(外部特性1の継続時間カウント設定値) N_{s1} とを比較し、 $N_s < N_{s1}$ のときはステップ7に進み、 $N_s \geq N_{s1}$ の

ときは、ステップ9に進むステップである。第1の短絡時間カウント設定値 N_{s1} と図5の第1の設定短絡時間 T_{s1} との関係は、割り込みタイマ時限 T_c が $100 \mu s$ であるので、 $N_{s1} = T_{s1} [\text{秒}] \times 10000$ となる。例えば、 $T_{s1} = 1 \text{msec}$ は $N_{s1} = 10$ となる。

【0165】[ステップ6(S P 6)で $N_s < N_{s1}$ のとき]。ステップ7(S P 7)は、ステップ6において $N_s < N_{s1}$ のとき、外部特性データ記憶回路ROMから、低電流値の溶接電流を通電する外部特性1のデジタル溶接電流検出信号 I_b に対応したデジタル出力電圧設定信号 V_d を読み出してステップ8に進むステップである。

【0167】ステップ8(S P 8)は、デジタル出力電圧設定信号 V_d を、D/A変換回路DAによってアナログ出力電圧設定信号 V_s に変換し、比較回路CMを通じて電力制御回路10に出力し、後述する終了指令判別ステップに進むステップである。

【0173】[ステップ6(S P 6)で $N_s \geq N_{s1}$ のとき]。ステップ9(S P 9)は、ステップ6で $N_s \geq N_{s1}$ のとき、短絡継続時間カウント値 N_s と第2の短絡時間カウント設定値(外部特性1の開始時から外部特性2の終了時までの継続時間のカウント設定値) N_{s2} とを比較し、 $N_s < N_{s2}$ のときはステップ10に進み、 $N_s \geq N_{s2}$ のときはステップ11に進むステップである。第2の短絡時間カウント設定値 N_{s2} と図5の第2の設定短絡時間 T_{s2} との関係は、割り込みタイマ時限 T_c が $100 \mu s$ であるので、 $N_{s2} = T_{s2} [\text{秒}] \times 10000$ となる。例えば、 $T_{s2} = 10 \text{msec}$ は $N_{s2} = 100$ となる。

【0175】[ステップ9(S P 9)で $N_s < N_{s2}$ のとき]。ステップ10(S P 10)は、ステップ9で $N_s < N_{s2}$ のとき、外部特性データ記憶回路ROMから、第1の短絡電流値 i_{a2} の溶接電流を通電する外部特性2のデジタル溶接電流検出信号 I_b が指定したデジタル溶接電流範囲記憶信号 I_d に対応したデジタル出力電圧設定信号 V_d を読み出し、前述したステップ8に進むステップである。

【0177】[ステップ9(S P 9)で $N_s \geq N_{s2}$ のとき]。ステップ11(S P 11)は、ステップ9で $N_s \geq N_{s2}$ のとき、外部特性データ記憶回路ROMから、第1の短絡電流値(外部特性2のときの短絡電流値) i_{a2} よりも大きい第2の短絡電流値(外部特性4のときの短絡電流値) i_{a4} の溶接電流を通電する外部特性4のデジタル溶接電流検出信号 I_b が指定したデジタル溶接電流範囲記憶信号 I_d に対応したデジタル出力電圧設定信号 V_d を読み出し、前述したステップ8に進むステップである。

【0179】[ステップ4(S P 4)でアーク発生状態のとき]。ステップ12(S P 12)は、短絡継続時間カウント値 N_s を0にリセットし、アーク継続時間カウ

15

ント値 N_a をカウントアップして $N_a + 1$ にし、ステップ 13 に進むステップである。

【0181】ステップ 13 (S P 1 3) は、アーク継続時間カウント値 N_a とアーク時間カウント設定値 (外部特性 3 の継続時間カウント設定値) N_{a1} とを比較し、 $N_a < N_{a1}$ のときはステップ 14 に進み、 $N_a \geq N_{a1}$ のときは前述したステップ 10 と同じ外部特性 2 の溶接電流を出力するステップ 15 に進むステップである。アーク時間カウント設定値 N_{a1} と図 5 の設定アーク時間 T_A1 との関係は、割り込みタイマ時限 T_c が 100 μs であるので、 $N_{a1} = T_A1$ [秒] $\times 100000$ となる。例えば、 $T_A1 = 20\text{ ms}$ は $N_{a1} = 200$ となる。

【0183】【ステップ 13 (S P 1 3) で $N_a < N_{a1}$ のとき】。ステップ 14 (S P 1 4) は、ステップ 13 で $N_a < N_{a1}$ のとき、外部特性データ記憶回路 ROM から、第 1 のアーク電流値の溶接電流を通電する外部特性 3 のデジタル溶接電流検出信号 I_b が指定したデジタル溶接電流範囲記憶信号 I_d に対応したデジタル出力電圧設定信号 V_d を読み出し、ステップ 8 に進むステップである。

【0185】【ステップ 13 (S P 1 3) で $N_a \geq N_{a1}$ のとき】。ステップ 15 は、ステップ 13 で $N_a \geq N_{a1}$ のとき、外部特性データ記憶回路 ROM から、第 1 のアーク電流値 i_{a3} よりも小さい第 2 のアーク電流値 i_{a5} の溶接電流を通電する外部特性 2 のデジタル溶接電流検出信号 I_b が指定したデジタル溶接電流範囲記憶信号 I_d に対応したデジタル出力電圧設定信号 V_d を読み出してステップ 8 に進むステップである。

【0187】終了指令判別ステップは、ステップ 8 の実施後に、溶接終了指令の有無を判別し、指令無のときはステップ 2 に戻り、指令有のときは溶接を終了するステップである。

【0200】

【本発明の効果】本発明は、CO₂ ガス、MAGガス等を使用する消耗電極式アーク溶接において、不規則な周期の短絡の発生によって生じやすい長期短絡状態を防止することによって、アーク期間と短絡期間とを規則正しく繰り返して安定した溶接を行うことができる。

【0202】また、そのために従来技術においても、所定時間以上の長期短絡状態が発生すると、大きな短絡電流値に切り換えているが、本発明においては、大きな短絡電流値に切り換えるだけでなく、さらに、構成要件に含まれる外部特性 4 によってアーク再発生直前の短絡電流値を低く押さえることができるので、アーク再発生時にスパッタ発生を防止することができる。

【0204】高速溶接においては、通常の溶接速度の溶接時よりもアーク長を短く設定するために、従来技術においては短絡が発生する周期が不規則になりやすいが、本発明では本発明の構成要件に含まれる外部特性 4 によ

50

16

って大きな短絡電流値に切り換えるとともに、アーク再発生直前の短絡電流値を低く押さえることができる、スパッタの発生を防止することができる。

【0206】さらに、請求項 1 及び 2 の制御方法の発明は、第 2 の短絡電流値の溶接電流を通電する外部特性と第 2 のアーク電流値の溶接電流を通電する外部特性とを同一の外部特性 2 で兼用することができる。したがって、本来 5 つの外部特性のデータの記憶領域と切り換えとが必要であるが、これを 4 つの外部特性のデータの記憶領域と切り換えとによって回路及び制御が簡単になる。

【図面の簡単な説明】

【図 1】図 1 は、従来技術の短絡移行溶接における溶接電源装置の外部特性、被溶接物とワイヤとの負荷特性及び外部特性と負荷特性とによって定まる動作点の過渡的な軌跡を示す図である。

【図 2】図 2 (A) 及び (B) は、それぞれ従来技術の短絡移行溶接中の溶接負荷電圧値 v_a 及び溶接電流値 i_a の時間 t の経過に対する波形を示す図であり、同図 (C) は、それらに対応するワイヤ先端 1 a に成長した溶滴 1 b が移行する状態を説明する移行状態図である。

【図 3】図 3 (A) 及び (B) は、従来技術において長期短絡状態が発生したときの溶接電流値 i_a 及び溶接負荷電圧値 v_a の時間 t の経過に対する波形を示す図であり、同図 (C) は、それらに対応するワイヤ先端 1 a の溶滴 1 b が移行する状態を説明する移行状態図である。

【図 4】図 4 は、本発明の溶接電源装置の外部特性を示す図である。

【図 5】図 5 (A) 及び (B) は、それぞれ本発明における溶接電流値 i_a 及び溶接負荷電圧値 v_a の時間 t の経過に対する波形を示す図であり、同図 (C) は、それに対応するワイヤ先端 1 a の溶滴 1 b が移行する状態を説明する移行状態図である。

【図 6】図 6 は、本発明の溶接電源装置の実施例のプロック図である。

【図 7】図 7 は、外部特性データ記憶回路 ROM 内の外部特性データ記憶説明図である。

【図 8】図 8 は、本発明の制御方法における図 4 の外部特性 1 のデータ記憶説明図である。

【図 9】図 9 は、本発明における外部特性 1 乃至 4 を切り換える制御方法を示す第 1 のフローチャートである。

【図 10】図 10 は、図 9 の第 1 のフローチャートに続く第 2 のフローチャートである。

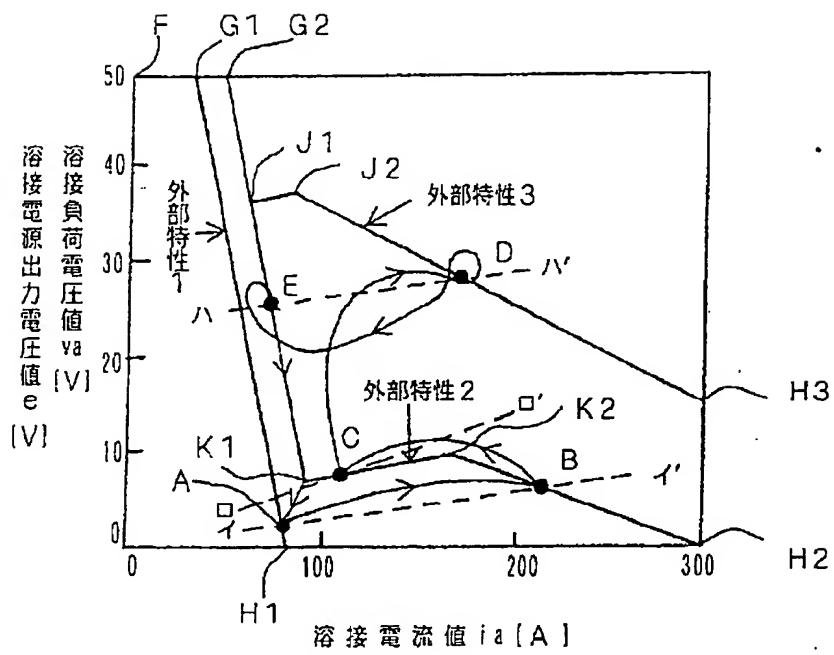
【図 11】図 11 は、請求項 1 の発明における外部特性 1 乃至 4 を切り換える制御方法のフレーム対応図である。

【符号の説明】

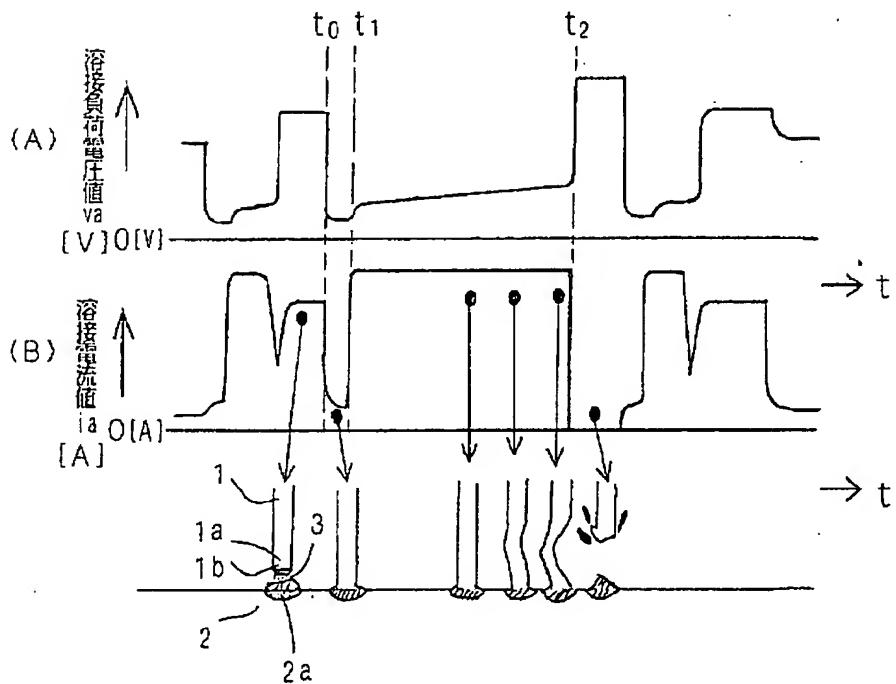
1	ワイヤ
1 a	ワイヤ先端
1 b	溶滴

1 c	くびれ	i a 4 1	第3の短絡電流値（外部特性4で溶滴にくび れが発生したときの短絡電流値）
2	被溶接物	i a 3	第1のアーク電流値（外部特性3のときのア ーク電流値）
2 a	溶融池	i a 5	第2のアーク電流値（外部特性2のときの アーク電流値）
3	アーク	i a	溶接電流値
1 0	電力制御回路	v a	溶接負荷電圧値
WL	溶接負荷	e	溶接電源出力電圧値
P S	商用電源	10 I c	(アナログ) 溶接電流検出信号
D C L	直流リアクトル	I b	デジタル溶接電流検出信号
V B	出力電圧検出回路	I d	(デジタル) 溶接電流範囲記憶信号
V C	溶接電圧検出回路	V d	デジタル出力電圧設定信号
C D	溶接電流検出回路	V s	(アナログ) 出力電圧設定信号
V T	短絡判別回路	V b	出力電圧検出信号
C M	比較回路	V c	溶接電圧検出信号
A D	A/D変換回路	V t	短絡判別信号
I / O	入出力回路	V b	出力電圧検出信号
D A	D/A変換回路	C m	電力制御信号
R A M	一時記憶回路	20 T c	割り込みタイマ時限
R O M	外部特性データ記憶回路	N s	短絡継続時間カウント値
C P U	中央演算処理回路	N a	アーク継続時間カウント値
T M	割り込みタイマ回路	N s 1	第1の短絡時間カウント設定値（外部特性1 の継続時間カウント設定値）
T S	短絡継続時間	N s 2	第2の短絡時間カウント設定値（外部特性1 の開始時から外部特性2の終了時までの継続時間のカウ ント設定値）
T S 1	第1の設定短絡時間（外部特性1の設定時 間）	N a 1	アーク時間カウント設定値（外部特性3の継 続時間カウント設定値）
T S 2	第2の設定短絡時間（外部特性1の開始時か ら外部特性2の終了時までの設定時間）	30 S P 1 乃至 S P 1 4	ステップ1乃至ステップ14
T A	アーク継続時間		
T A 1	設定アーク時間（外部特性3の設定時間）		
i a 2	第1の短絡電流値（外部特性2のときの短絡 電流値）		
i a 4	第2の短絡電流値（外部特性4のときの短絡 電流値）		

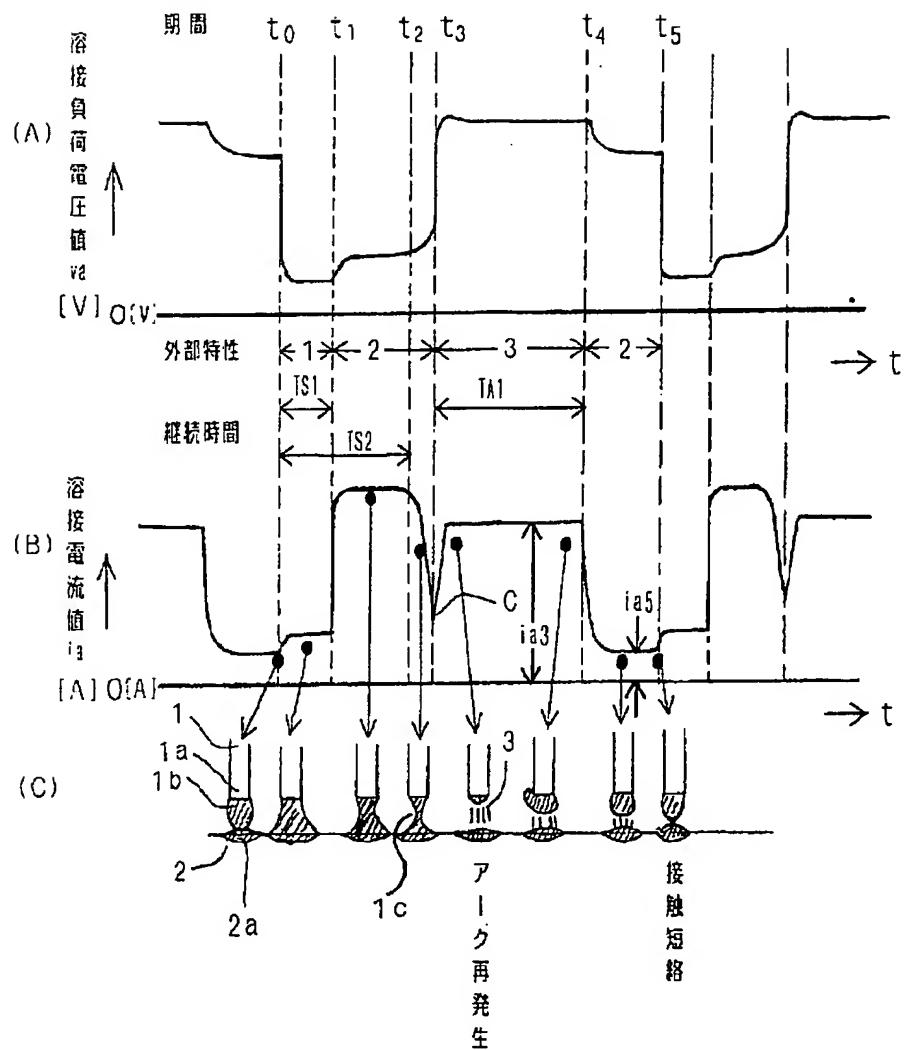
【図1】



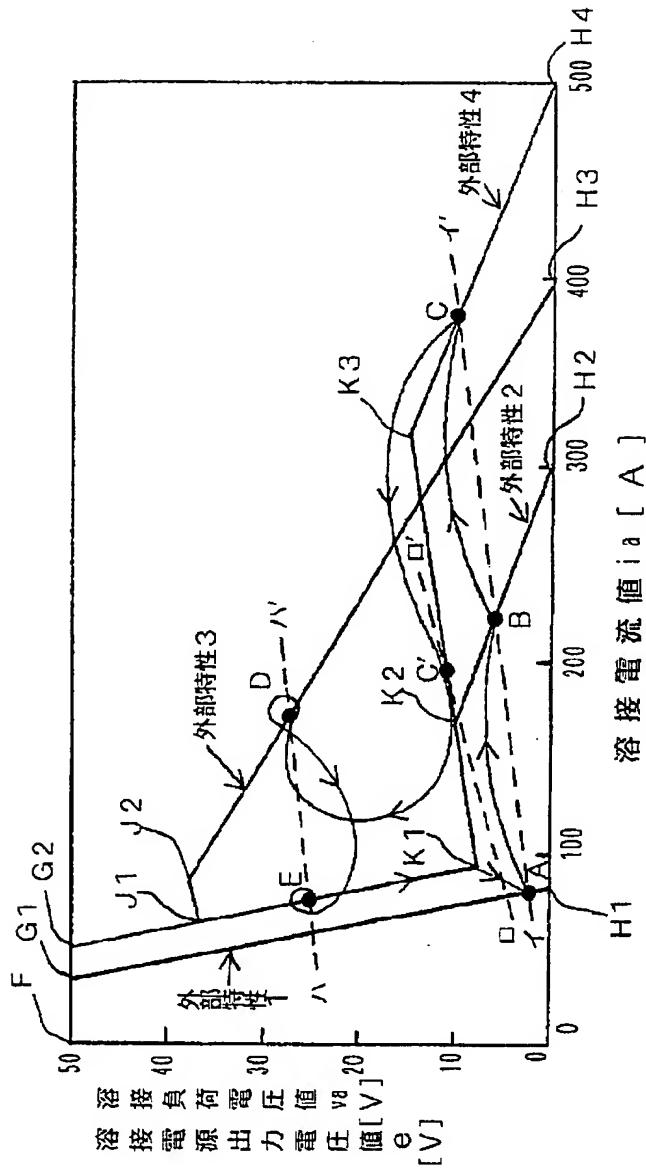
【図3】



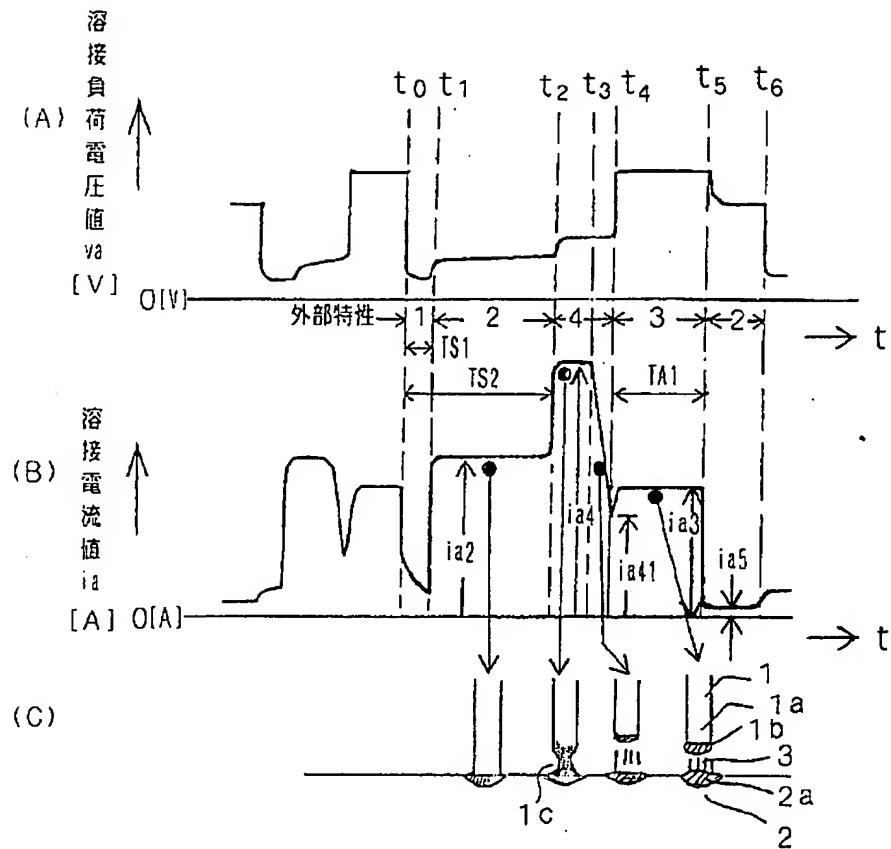
【図2】



【図4】



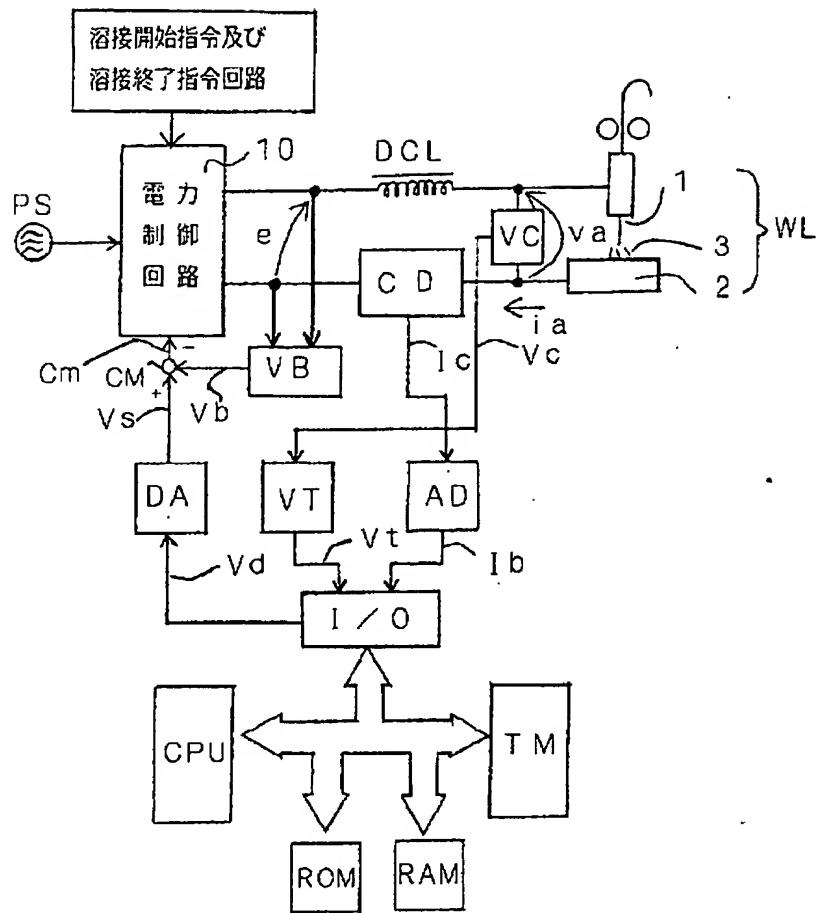
【図5】



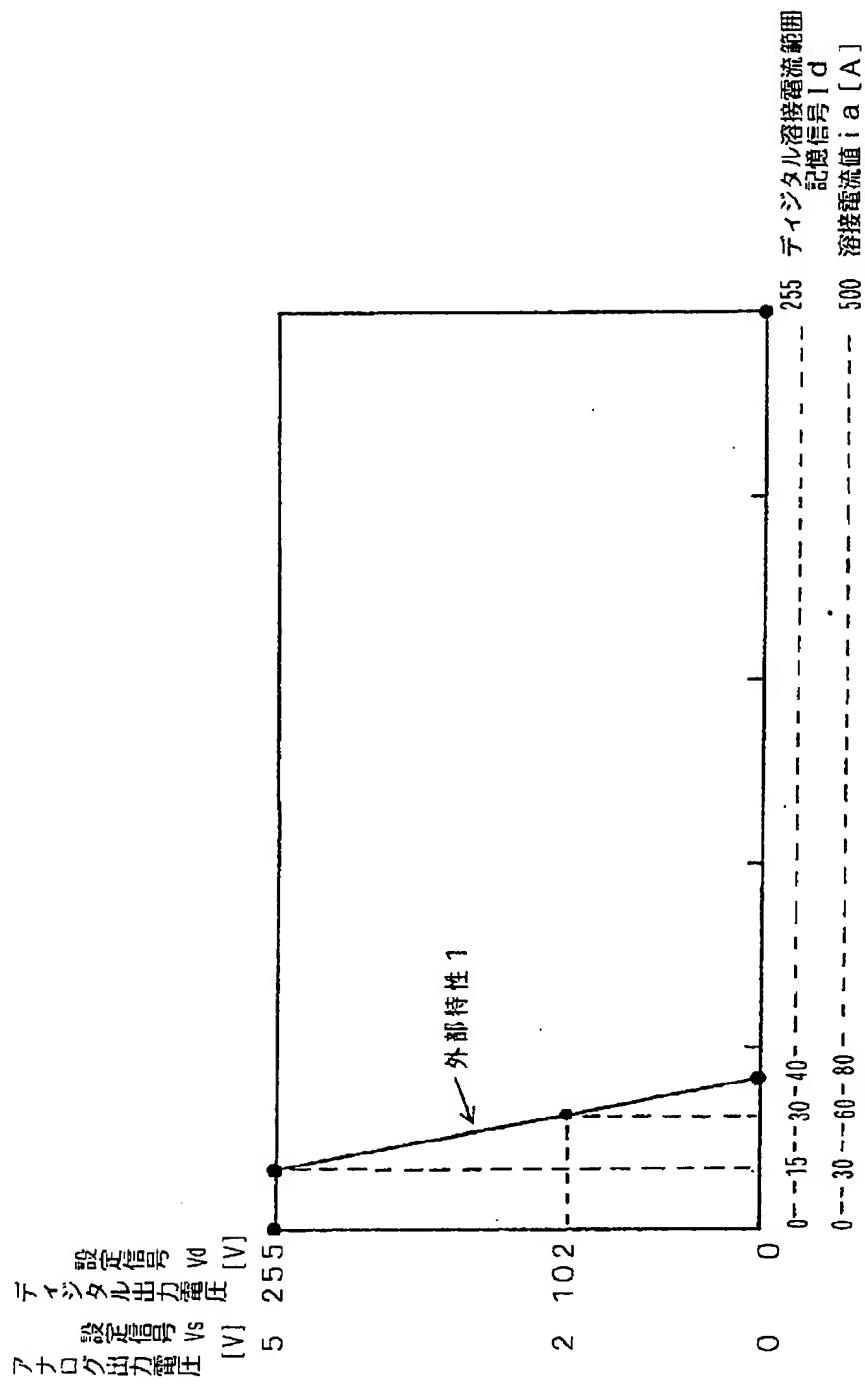
【図7】

外部特性	I_d	V_d
外部特性 4	$I_d4/255=255$	$Vd4/255$
	$I_d4/0 =0$	$Vd4/0$
外部特性 3	$I_d3/255=255$	$Vd3/255$
	$I_d3/0 =0$	$Vd3/0$
外部特性 2	$I_d2/255=255$	$Vd2/255$
	$I_d2/0 =0$	$Vd2/0$
外部特性 1	$I_d1/255=255$	$Vd1/255=0$
	$I_d1/40 =40$	$Vd1/40 =0$
	$I_d1/30 =30$	$Vd1/30 =-102$
	$I_d1/15 =15$	$Vd1/15 =255$
	$I_d1/0 =0$	$Vd1/0 =-255$

【図6】

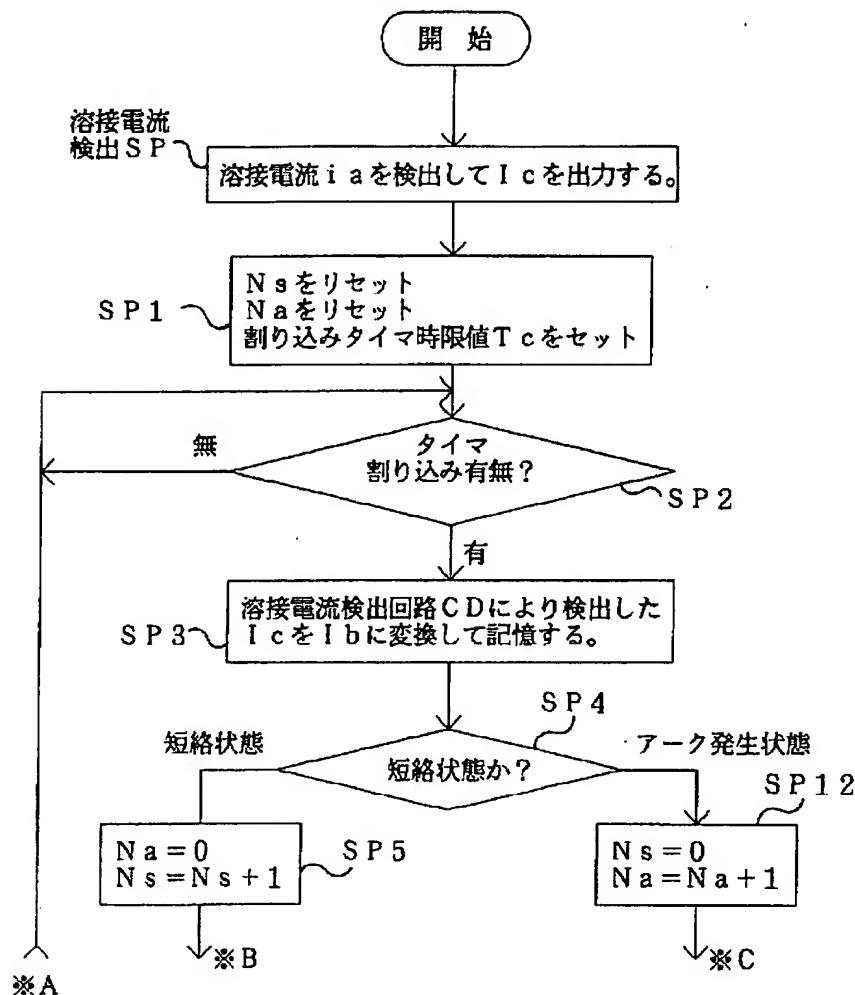


【図8】

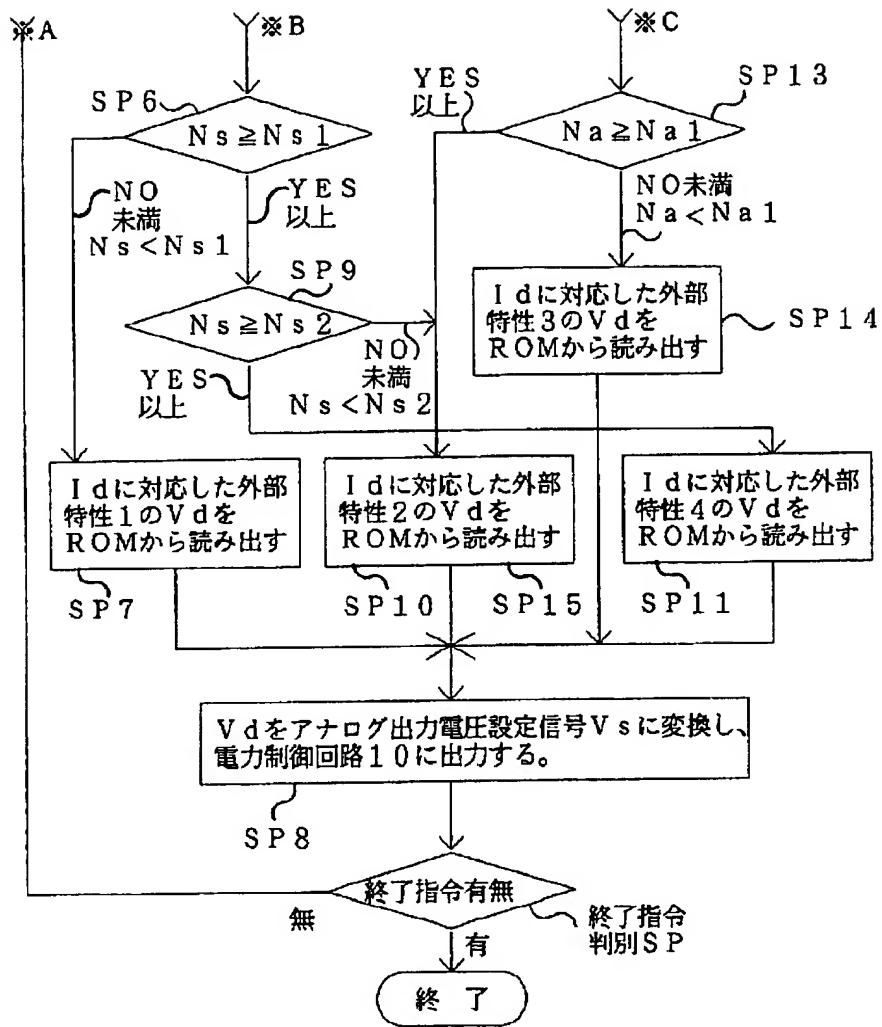


【図9】

N_s … 短絡継続時間カウント値	ROM … 外部特性データ記憶回路
N_{s1} … 第1の短絡時間カウント設定値	I_c … 溶接電流検出信号
N_{s2} … 第2の短絡時間カウント設定値	I_b … ディジタル溶接電流検出信号
N_a … アーク継続時間カウント値	V_d … ディジタル出力電圧設定信号
N_{a1} … アーク時間カウント設定値	



【図10】



【図11】

TS … 短絡継続時間
 TS₁ … 第1の設定短絡時間
 TS₂ … 第2の設定短絡時間
 TA … アーク継続時間
 TA₁ … 設定アーク時間

ROM … 外部特性データ記憶回路
 I_c … 溶接電流検出信号
 V_s … 出力電圧設定信号

